

基于构令流的 RCSIMD 体系结构研究

周国昌, 陶孝锋

(空间微波技术国防科技重点实验室, 陕西 西安 710100)

摘 要: 提出了基于构令流的多配多数据流(MCMD)的计算机体系结构并完成设计. 通过重构, RCSIMD 可支持 SIMD 和 MIMD 两种计算模型. RCSIMD 中设计的两级配置策略, 不但能够实现零配置延迟, 而且还能在单周期内实现通信网络在一维和二维结构之间切换, 极大地提高了结构的灵活性. 多种算法的映射结果表明, RCSIMD 体系结构适用于多媒体图像处理应用. 在 Charter 0.25 μm 标准单元库下, RCSIMD 的处理阵列的面积为 7mm $\times$ 7mm, 时钟周期 16ns.

关键词: RCSIMD; 可重构计算; 配置延迟; 图像处理

中图分类号: TP302

文献标识码: A

文章编号: 1000-7180(2010)05-0017-05

Research of the RCSIMD Architecture Based on Configuration Stream

ZHOU Guo-chang, TAO Xiao-feng

(National Key Laboratory of Science and Technology on Space Microwave Technology, Xi'an 710100, China)

Abstract: RCSIMD is a computer architecture multiple configuration multiple data stream(MCMD), RCSIMD can implement SIMD or MIMD working modes by configuration data controlling. And RCSIMD not only carries out zero configuration delay, but also changes the communication net between one-dimension and two-dimension in one delay cycle, which greatly improves the flexibility of RCSIMD architecture. Multiple application algorithms mapping results show that the architecture of RCSIMD adapts to application of the multimedia and image processing. Based on Charter 0.25 μm process standard cell library, the area of processing array(RPA) of the RCSIMD is 7mm $\times$ 7mm and the critical path delay of RPA is 16 ns.

Key words: RCSIMD; reconfigurable computing; configuration delay; image processing

1 引言

可重构系统是一种在软件可编程处理器上集成了可重构的硬件处理单元的系统^[1]. 可重构系统中定制的可重构处理单元可以针对多种不同的需求改变其相应结构, 从而高效地处理具体应用. 可重构计算系统的应用范围比专用芯片(Application Specific Integrated Circuits)广, 而处理性能比单独采用通用可编程处理器要高(针对某些具体应用), 其中比较典型的可重构体系结构如 Garp^[2], REMARC^[3], MorphoSys^[4]等. 提出的粗粒度动态可重构的协处理器 RCSIMD 属于 MCMD(Multiple Configuration

Multiple Data stream)型体系结构^[5]. RCSIMD 的可重构处理器单元 RPU 在配置字的控制下, 通过改变组织结构或应用不同的功能组件来完成不同的操作. RCSIMD 体系结构设计了指令级配置和配置字级配置.

2 RCSIMD 协处理器体系结构

RCSIMD 是面向图像处理的粗粒度动态可重构协处理器^[6], 主处理器与可重构协处理器之间采用紧耦合方式协同工作, 协处理器 RCSIMD 支持 SIMD 和 MIMD 两种计算模型, 其流水线分为取指、译码和执行. RCSIMD 由可重构 DMA 控制器

收稿日期: 2009-05-16; 修回日期: 2009-07-16

基金项目: 空间微波国防科技重点实验室基金资助项目(914005306010904)

(RDMAC)、数据缓冲器(Data Buffer)、可重构处理阵列(RPA)、配置存储器(CRAM)和控制器五部分组成,如图1虚线框内所示.RCSIMD协处理器的具体特征如下:

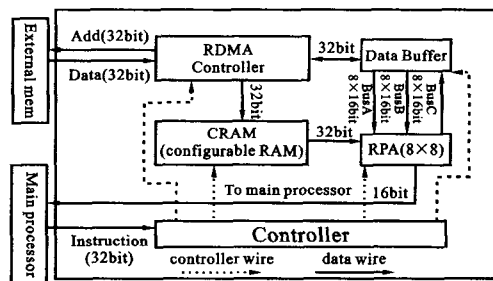


图1 RCSIMD协处理器体系结构

(1) 数据格式:16位定点数和8位复数,见图2。

表1 RCSIMD指令功能描述

Ldcram	从片外存储器取数据到配置存储器 CRAM
Lddb	从片外存储器取数据到数据缓冲器 Data Buffer
Stdb	把数据缓冲器 Data Buffer 中的数据存到片外存储器中
Bcrob	配置一行或整个阵列,从 Data Buffer 的一个 set 中的一个 bank 内取 8 个数据给该行
Bcrtb	配置一行或整个阵列,从 Data Buffer 的一个 set 的 bankA 和 bankB 中各取 8 个数据到该行
Bersob	配置一行或整个阵列,从 Data Buffer 的一个 set 的一个 bank 中取一个数据给该行的 8 个 RPU
Bccob	配置一列或整个阵列,从 Data Buffer 的一个 set 的一个 bank 中取 8 个数据到该列
Bcctb	配置一列或整个阵列,从 Data Buffer 的一个 set 中的 bankA 和 bankB 中各取 8 个数据到该列
Bccsob	配置一列或整个阵列,从 Data Buffer 的一个 set 中的一个 bank 中取一个数据给该列的 8 个 RPU
Cbcast	把一个配置数据广播到所有 RPU 的 Creg 或是一行或一列,执行 SIMD
Wdbi	根据指令中的立即数地址,写数据回 Data Buffer
Wdb	根据寄存器中的地址,写数据回 Data Buffer
Wsmnb	写 RPA 的一个 RPU 中的数据回宿主主机或 Data Buffer
Modctr	重构指令,完成模式控制及寻址方式的重构
Cdim	配置 RPA 通信网络为一维或二维结构

(4) 寻址方式:RCSIMD 支持基址寄存器寻址、寄存器间接寻址和位反序寻址方式.RPA 访问 Data Buffer 和 CRAM 都采用直接寻址方式。

(5) 配置字级的配置格式:配置字长 32bit. 配置数据从片外通过 RDMAC 存入 CRAM,播送配置字指令把 CRAM 一个或多个配置字取入 RPU 中的配置寄存器 Creg,Creg 存储当前的配置信息。

(6) 重构方式:RCSIMD 有两种重构方式,一种是通过执行重构指令,重构 RPA 的通信网络或 RDMAC;另一种通过配置字中的配置信息,重构 RPA 的通信网络或是重构 RPU。

2.1 可重构处理器阵列 RPA

可重构处理阵列由 8×8 个结构相同的 RPU 以二维结构通过互联网络构成,如图3所示.RPA 阵

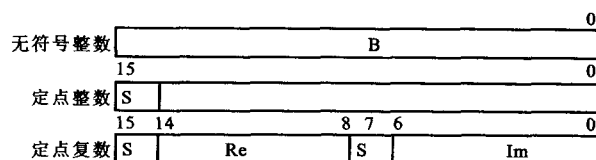


图2 数据格式及数据类型

(2) 指令格式:32bit 定长指令.RCSIMD 指令分为存取类、播送类和配置类,共 3 类,15 条,各指令功能描述如表1所示。

(3) 寄存器模型:每个可重构处理器元(RPU)中有 16 个数据寄存器,R0-15.其中,R0-1 为 32bit,在执行 MAC 或 FIR 时存储中间结果,其他操作时低 16bit 为通用寄存器;R2-15 为 16bit 通用寄存器。

列在执行指令级重构时,具有一个周期的重构延迟;当指令级配置结束后,进入到运算处理配置级时,没有重构延迟,重构隐含在计算周期中。

2.1.1 可重构处理单元 RPU

RPU 结构如图4所示,每个 RPU 由输入选择控制单元 MUXA、MUXB、MUXC,可重构的乘累加单元 MAC,算数逻辑处理单元 ALU,桶式移位器 Shifter,配置寄存器 Creg,寄存器文件,局部存储器,输出控制器 OUT-MUX 和结果选择器 RE-MUX 构成.RPU 根据 Creg 中的内容分别控制各个功能部件进行工作,Creg 中配置字的格式如图5所示.通过 Creg 的配置,MAC 在单周内不但可以完成 16 位定点乘和乘累加操作,还能完成 8 位定点的复数乘和乘累加功能.ALU 除完成通常的算数逻辑操作

外,单周期可完成绝对值操作、最大值、最小值和平均值操作.从 RPU 的结构可以看出,RPU 的 OUT-MUX 模块能将局部寄存器文件中的某个寄存器的值送到通信网络,所以 RPU 执行时,其中的一个操作数可以来自与通信网络相连的 RPU 的寄存器文件,极大地减少了局部数据通信.

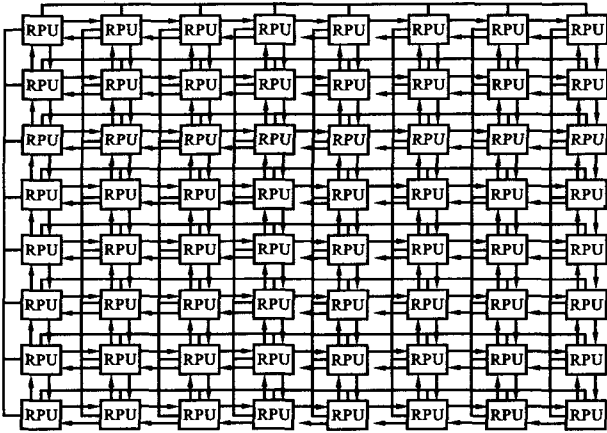


图3 可重构处理阵列 RPA

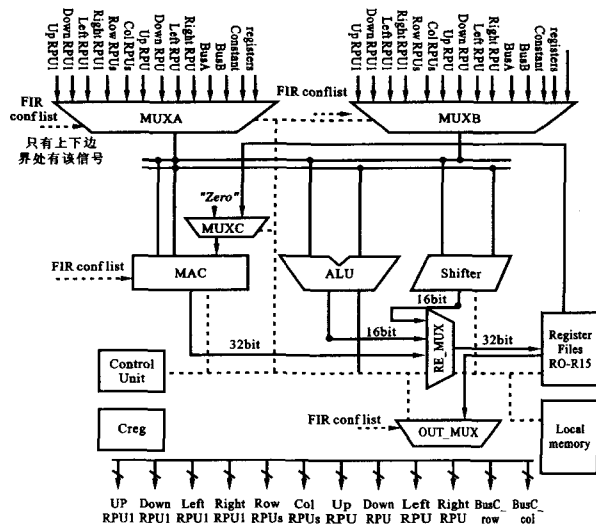


图4 可重构处理单元 RPU

ALU类(OP_type=00)							
31-30	29-26	25-24	23-20	19-16	15-10	9-5	4-0
OP-type	OP	extend	OUT_MUX	Result_re	Empty	MUXA	MUXB
2	4	2	4	4	6	5	5
MUL&MAC类(OP_type=01)							
31-30	29-26	25-24	23-20	19-16	15-11	10	9-5
OP-type	OP	Empty	OUT_MUX	Result_re	MUXC	round(cx_fix)	MUXA
2	4	2	4	4	5	1	5
Shift (OP_type=10)							
31-30	29-26	25-24	23-20	19-16	15-11	10	9-5
OP-type	OP	Empty	OUT_MUX	Result_re	Shift_No	muxb_en	MUXA
2	4	2	4	4	4	1	5
Memory(OP_type=11,OP=01,store)							
31-30	29-28	27-24	23-20				
OP-type	OP	src	OUT_MUX				
2	2	4	4				

图5 配置字的4种配置格式

2.1.2 RPA 的通信网络

处理阵列的通信网络直接影响着 RCSIMD 的处理效率和适用范围,二维结构的通信距离为 1 的邻近通信(MESH 结构)及行/列环绕非常适合多媒体图像的低精度数据和中低层处理算法;广播通信(行/列广播)网络可以提高处理阵列对矩阵乘法等算法的处理能力;通信距离为 2 的邻近通信增加了一定的设计复杂度,但使得行/列之间的最大通信延迟降为 2 个时钟周期,大大提高了 RPU 之间的通信能力.有些信号处理及图像处理中的基础算法(例如直接型 FIR 滤波算法等)映射到一维结构的处理阵列上可以获得较高的加速比.

基于上述分析结果,RCSIMD 设计了两种不同的配置方式可将 RPA 阵列重构为二维结构或一维结构.当 RPA 阵列以二维结构相联接时,有三种通信结构,即广播通信(行/列播送)、通信距离为 1 的邻近通信和通信距离为 2 的邻近通信.图 3 中给出了广播通信网络和通信距离为 1 的邻近通信网络,由于通信线多且交叉,通信距离为 2 的邻近通信和每行/列的环绕(如第 1 列的第一个 RPU 和第一列的最后一个 RPU 之间的通信)并没有显示的给出.当 RPA 阵列重构为一维结构时,通信结构只有相邻 RPU 之间的邻近通信.

2.2 配置存储器组织结构及配置策略

SIMD 计算模型非常适合中低层次的图像处理,但单纯的 SIMD 计算模式灵活性较差,应用范围受到一定的限制. RCSIMD 将整个阵列分成独立的 N 行 N 列,同行/列中所有的 RPU 共享一样的配置数据,完成相同的操作,但每个 RPU 操作的数据不同;不同行或不同列的配置是独立的,即不同行或不同列的 RPU 可执行不同的操作(类 MIMD);同样也可以一部分 RPU 工作,一部分不工作,这对于算法执行时功耗的控制也是十分有利的;若每一行或每一列采用相同的配置,实现的便是纯 SIMD 的工作模式.通过上述分析,RCSIMD 的配置存储器结构如图 6 所示.图 6 中 RCSIMD 有 8 条行配置总线和 8 条列配置总线,和是配置存储器 CRAM 的一部分,且分别对应一条行配置总线和一条列配置总线.在 MIMD 计算模式下,播送配置字指令从(或)中各取一个配置字经配置系统的 local controller(row 或 column)模块,按原值经配置总线播送到对应行(或列)的所有 RPU 的 Creg 中;在 SIMD 计算模式下,从某个(或)中取一个配置字经配置系统的 local controller 模块将一个配置字复制 7 个,然后 8 个相

同的配置字经配置总线播送到对应行(或列)的所有 RPU 的 Creg 中。

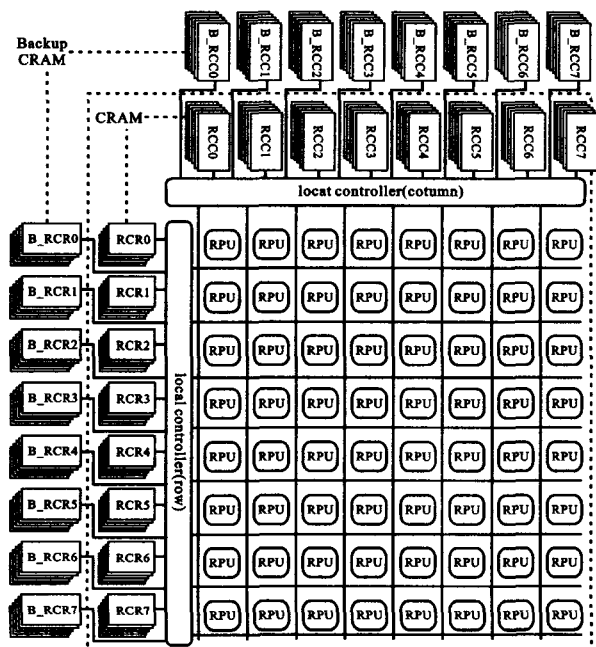


图 6 RCSIMD 配置存储器组织结构

RCSIMD 采用直接寻址方式从(或)中取配置字播送到 RPA 阵列中。采用单一的直接寻址方式的原因是 RCSIMD 没有独立的 PC 寄存器,当采用其他方式寻址(如寄存器间接寻址)时,准备寄存器中的地址需要一个周期,而且还需要专门的地址计算部件,在配置存储器频繁访问情况下,其他寻址方式的延迟和功耗代价太大。但直接寻址空间受限,RCSIMD 的直接寻址访问 CRAM 的寻址空间为 64,即图 6 中 RCR_i 和 RCC_i,最大容量为 64×32bit。为了提高 CRAM 的存储容量,增加了一个备份配置存储器(Backup CRAM)。Backup CRAM 结构如图 6 中虚线框外的配置存储器所示,即在每个行配置存储器 RCR_i 和列配置存储器 RCC_i 的基础上增加了一个与之相应的备份存储器 B_RCR_i 和 B_RCC_i。在配置指令 Modctr 的控制下,备份配置存储器 B_RCR_i 和 B_RCC_i 也采用直接寻址。

2.3 可重构 DMA 控制器(RDMAC)和数据缓冲器(Data Buffer)

RDMAC 负责 RCSIMD 与片外存储器进行数据交换,它主要执行从片外存储器取数据到 Data Buffer(Lddb)、从片外取配置数据到 CRAM(Ldcram)和把 Data Buffer 中的数据写回到片外存储器(Stdby)这三种操作。由于 RDMAC 是芯片唯一的访问外部存储器的部件,同时主处理器中也没有类似 DMA 的功能部件,

所以不存在总线总裁问题。另外,RDMAC 中存在两个重构控制触发器 Addr1 和 Addr2,这两个寄存器的值控制 RDMAC 访问外存的地址寻址模式。Addr1 和 Addr2 由重构指令 Modctr 中的第 16 和 17 位写入,当 Addr1 和 Addr2 的值为“00”时,寻址模式为基址寄存器寻址;当 Addr1 和 Addr2 的值为“01”时,寻址模式寄存器间接寻址;其他两种情况时,寻址模式为位反序寻址。

Data Buffer 由两块独立的存储体 BankA 和 BankB 组成^[4],每个存储体具有两个相互的子存储体 set0 和 set1,每个 set 的容量是 128×16 位。BankA 和 BankB 分别为 RPA 的数据总线 BusA 和 BusB 提供操作数。Data Buffer 的主要特征是一旦指令中给出了 BankA 中一个 set 的(或 BankB)起始地址,它会顺序读出 8 个 16 位数据为 RPA 中一行/列中的 8 个 RPU 提供 8 个操作数,同时另一个 set 可以与片外存储器进行数据交换,使得与片外存储器的数据交换可以和 RCSIMD 的计算周期相重叠。

3 性能评估

利用 RCSIMD 实现直接型 FIR 滤波器时,需要通过 Cdim 配置指令将 RPA 阵列重构为一维阵列,从而高效地完成滤波算法。在充分利用 RPU 局部存储器的基础上,RCSIMD 可以实现可变阶的 FIR 滤波器,以 2048 阶为例,三种处理器的处理结果如图 7(a)所示^[7]。

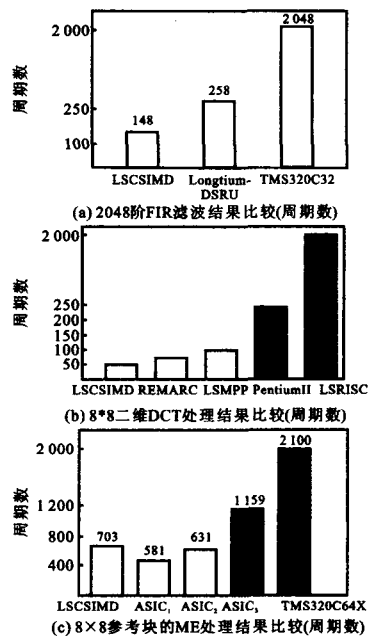


图 7 三种算法映射结果

在二维 DCT/IDCT 映射到 RCSIMD 协处理器时,采用按频率抽取的基 2-DCT 算法,首先同时对 8 个长度为 8 的列向量使用按频率抽取的基 2-DCT 算法进行一维离散余弦变换,完成后再同时对 8 个长度为 8 的行向量进行一维离散余弦变换.以 8×8 图像为例,多种处理器的处理结果如图 7(b) 所示^[8].

在进行运动估计(ME)算法映射时,分析了几种块匹配算法的复杂度及映射后 RPU 之间的通信后,文中选择了适合二维阵列处理的全搜索算法(定义式),当参考块大小为 8×8 、最大偏移值为 8 时,计算一次参考块匹配所需的处理周期如图 7(c) 所示^[5].

4 可重构处理阵列 RPA 的物理实现

RCSIMD 协处理器^[9]的可重构处理阵列 RPA 已经设计实现完毕.在 RPA 的前端设计时,采用 Verilog_HDL 硬件描述语言进行 RTL 级设计,逻辑综合采用 Synopsys 公司的 DC 综合工具,布局布线采用 Synopsys Astro place&route.在 Charter 0.25 μm 标准单元库下,RPA 的面积为 $7\text{m} \times 7\text{m}$,时钟周期 16ns.在 RPA 的物理设计中,总线并没特殊处理,所以在一定程度上影响 RPA 的性能.

参考文献:

[1] 潘伟.一种新型高速低成本可重构 FFT 处理器结构[J].

微电子学与计算机,2008,25(11):29-32.

[2] Timothy J Callahan, John R Hauser, John Wawrzynek. The garp architecture and C compiler[J]. IEEE Computer, 2000,33(4):62-69.

[3] Miyamori T, Olukotun K, REMARC: reconfigurable multi-media array coprocessor[J]. IEICE Trans on Information System,1999(2):389-397.

[4] Singh H, Ming Hau Lee. MorphoSys: an integrated reconfigurable system for data-parallel and computation-intensive applications[J]. IEEE Transactions on Computers, 2000,49(5):465-481.

[5] 董惠.基于 FPGA 的 FFT 处理器的设计与仿真[J].微电子学与计算机,2008,25(11):10-14.

[6] 周国昌.一种面向图像处理的粗粒度动态可重构处理器研究与设计[D].西安:西北工业大学,2007:41-108.

[7] 周国昌,沈绪榜.基于 LS CSIMD 的可变阶 FIR 并行算法研究[J].计算机工程,2007,33(1):7-9.

[8] 李明.几种多媒体处理算法到 RCA 体系结构的映射[D].西安:西北工业大学,2002:12-48.

[9] 沈绪榜,张发存,冯国臣,等.计算机体系结构的分类模型[J].计算机学报,2005,28(11):1759-1766.

作者简介:

周国昌 男,(1978-),博士.研究方向为嵌入式计算机体系结构、SoC 体系结构研究与设计.

陶孝锋 男,(1978-),高级工程师.研究方向为卫星数字信号处理技术.

(上接第 16 页)

[6] Po D D Y, Do M N. Directional multiscale modeling of images using the contourlet transform[J]. IEEE Trans. Image, 2006,15(6):1610-1620.

[7] Candès E J, Donoho D J. Curvelets: a surprisingly effective nonadaptive representation for objects with edges[C]// Curve and Surface Fitting. Nashville, TN: Vanderbilt Univ. Press, 1999.

[8] Shan Tan, Zhang Xiangrong, Jiao Licheng. A brushlet-based feature set applied to texture classification[M]. CIS2004, LNCS 3314, Heidelberg: Springer,2004:1175-1180.

作者简介:

王鑫华 男,(1982-),硕士研究生,助理工程师.研究方向为雷达图像处理、电子对抗、导弹武器系统.